

Resultado Inicial do Desenvolvimento de um Módulo de Transmissão e Recepção de Sinais de Ultrassom para Aplicações de Ensino e Pesquisa

Initial Results of the Development of a Transmission and Reception Ultrasound Module for Teaching and Research

Renan Antonio Corrêa Medeiros
renan4_acm@hotmail.com
Universidade Tecnológica Federal do Paraná, Curitiba, Paraná, Brasil

Amauri Amorin Assef
amauriassef@utfpr.edu.br
Universidade Tecnológica Federal do Paraná, Curitiba, Paraná, Brasil

RESUMO

O desenvolvimento de novas aplicações, métodos e sistemas de geração, recepção e processamento de sinais ultrassônicos é fundamental para aprimorar a técnica de reconstrução de imagens para o auxílio ao diagnóstico médico. Este trabalho apresenta o resultado inicial do desenvolvimento de uma placa de transmissão e recepção de sinais brutos de ultrassom, visando as atividades de ensino e pesquisa na área de engenharia biomédica. O módulo será conectado em um kit de processamento baseado em dispositivo de lógica reconfigurável FPGA através de um conector para aplicações de alta velocidade. Para obtenção do modelo esquemático, foram utilizados componentes inovadores com capacidade de geração de forma de onda arbitrária, baseados nos dispositivos MD2131 e MD2134, e recepção com controle de ganho e elevada taxa de amostragem. O módulo possui uma etapa T/R Switch de proteção contra sobretensão. O canal de recepção apresenta um amplificador VCA810 de ganho controlável, um amplificador diferencial THS4509 e um conversor analógico-digital ADS6123 de 12 bits e taxa de amostragem de até 80 MSPS. O controle de ganho do VCA810 é feito a partir de um conversor digital-analógico DAC7311 de 12 bits. Até o momento foram realizadas as etapas de projeto, confecção da placa de circuito impresso e aquisição dos componentes. Como atividades futuras, espera-se finalizar a montagem, validar a programação da FPGA e realizar experimentos utilizando phantoms de ultrassom.

PALAVRAS-CHAVE: Ultrassom. Transmissão. Recepção. FPGA.

ABSTRACT

The development of new applications, methods and systems for generation, reception and processing of ultrasonic signals is fundamental to improve the technique of reconstruction of images for the medical diagnosis assistance. This work presents the initial result of the development of a transmission and reception board for raw ultrasonic signals for teaching and research activities in biomedical engineering. The module will be plugged into a reconfigurable logic Field Programmable Gate Array (FPGA)-based processing kit, through a connector for high-speed applications. To obtain the schematic model, innovative components with arbitrary waveform generation capability were used, based on MD2131 and MD2134 devices, and reception with gain control and high sampling rate. The module has a T/R Switch for overvoltage protection. The receive channel features a controllable gain VCA810 amplifier, a THS4509 differential amplifier, and a 12-bit ADS6123 analog-to-digital converter with a sampling rate of up to 80 MSPS. A 12-bit DAC7311 digital-to-analog converter is used for the VCA810 gain control. So far, the design stages, the printed circuit board construction and the components acquisition have been carried out. As future activities, it is expected to finalize the assembly, validate FPGA programming and perform experiments using ultrasonic phantoms.

KEYWORDS: Ultrasound. Transmission. Reception. FPGA.

Recebido: 31 ago. 2018.

Aprovado: 12 set. 2018.

Direito autorial:

Este trabalho está licenciado sob os termos da Licença Creative Commons-Atribuição 4.0 Internacional.



INTRODUÇÃO

O ultrassom representa uma técnica bem consolidada que vem sendo empregada na geração de imagens para auxílio ao diagnóstico médico. Entre as principais características do método destacam-se a sua natureza não-ionizante e não-invasiva. Entretanto, novas pesquisas são necessárias para aprimorar a qualidade e os métodos das imagens reconstruídas. Dessa forma, existe um grande potencial para desenvolver no âmbito acadêmico e industrial o setor de equipamentos de imagem médica, incluindo empresas de *software*, *hardware* e partes mecânicas, integrando inúmeras tecnologias ao mesmo tempo, o que incrementaria a inovação e capacitação de profissionais (ASSEF, 2013).

Este trabalho visa contribuir significativamente com o desenvolvimento científico, tecnológico e inovação através da concepção de um módulo com um canal de transmissão (Tx) e recepção (Rx) para conexão em um *kit* de processamento de sinais de ultrassom embarcado em dispositivo de lógica reconfigurável *Field Programmable Gate Array* (FPGA). O desenvolvimento deste módulo visa o estudo para implementação futura de novas plataformas tecnológicas, abertas e flexíveis de ultrassom, para apoiar pesquisas e técnicas inovadoras, mais simples, seguras e baratas, promovendo o desenvolvimento de tecnologia nacional, capacitação e formação de recursos humanos na área.

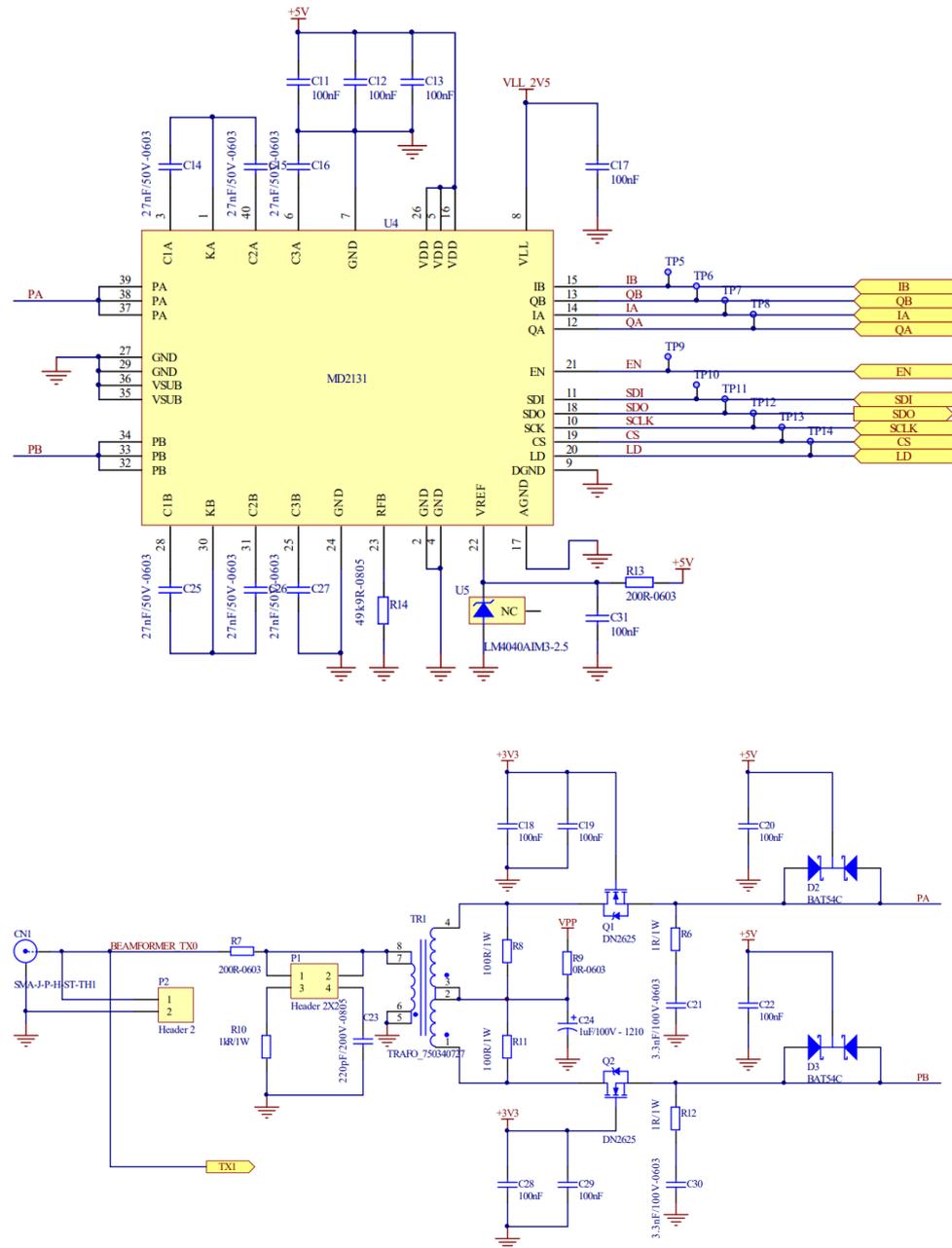
MÉTODOS

A placa Tx-Rx foi projetada para possibilitar a conexão com *kits* de desenvolvimento da empresa Intel Altera. Como exemplo, pode-se citar o DE2-115 e o Cyclone V GX Starter Kit (Terasic, Taiwan).

Para o circuito gerador dos pulsos de transmissão, mostrado na Figura 1, foi adotado o dispositivo MD2131 (SUPERTEX INC., 2012) como *driver* de alta velocidade para geração de forma de onda arbitrária de ultrassom para um canal. O circuito integrado (CI) possui quatro fontes de corrente *Pulse-Width Modulation* (PWM), controladas individualmente pela FPGA, e um conversor digital-analógico (DAC) de corrente de 8 *bits* para controle de amplitude de apodização da forma de onda para excitação multinível. No estágio de saída do MD2131, são conectados dois MOSFETs DN2625. Os drenos de cada MOSFET são conectados ao enrolamento primário do transformador de pulso, enquanto a carga de teste e/ou o transdutor de ultrassom podem ser conectados no enrolamento secundário. Adicionalmente, o projeto possibilita a avaliação do CI MD2134 (Microchip Technology Inc., EUA) que possui o mesmo encapsulamento e disposição dos pinos do MD2131. Como diferencial, o MD2134 apresenta quatro fontes de corrente *Pulse-Amplitude Modulation* (PAM) para geração de forma de onda arbitrária com frequência central máxima de 20 MHz.

Na Figura 1 é apresentado o circuito esquemático da etapa Tx. Pode-se observar que são necessários dez sinais digitais para controle de geração de forma de onda. Além dos quatro sinais de corrente em fase e quadratura (IA, IB, QA e QB) são utilizados seis sinais para controle serial da amplitude de apodização e fase, com capacidade de geração de 256 níveis e possibilidade de 48 ângulos com passo de 7,5°, respectivamente.

Figura 1 – Circuito esquemático do canal Tx com o MD2131.



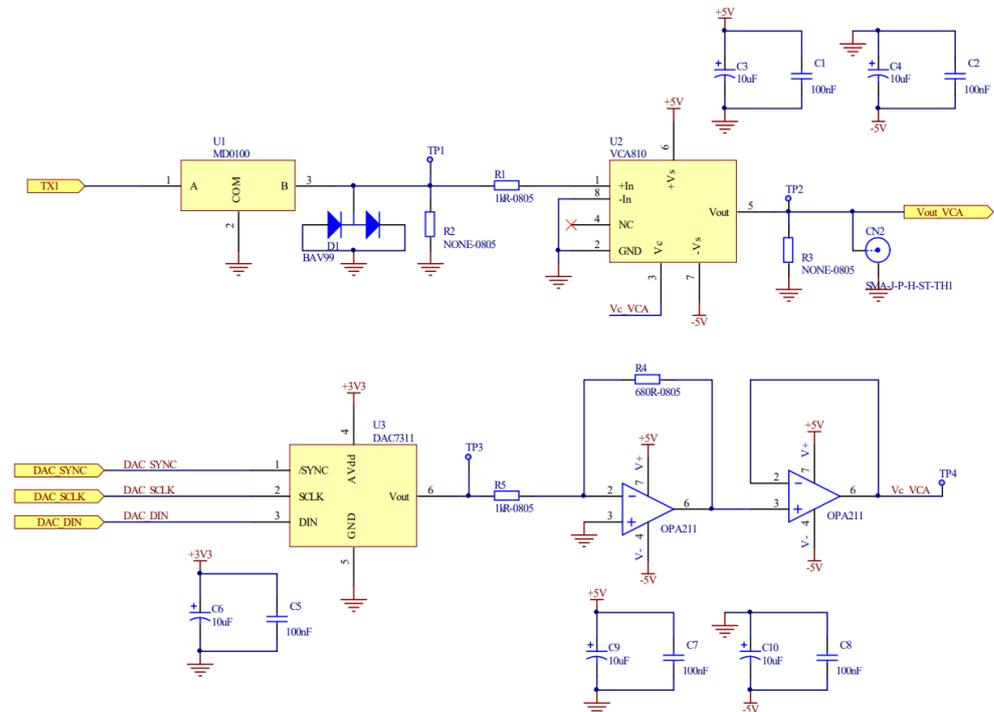
Fonte: Autoria própria (2018).

O circuito de proteção possui um dispositivo MD0100 (SUPERTEX INC., 2013) como interruptor T/R de proteção contra sobretensão, de acordo com a Figura 2. O MD0100 é capaz de proteger a etapa de recepção dos pulsos de transmissão de alta tensão até ± 100 V. Tem como característica uma resistência de comutação típica de 15Ω e limite de tensão de saída até ± 2 V. Na Figura 2, também é mostrado que o circuito de recepção adota um amplificador de ganho de tensão controlado VCA810 (TEXAS INSTRUMENTS INC., 2016). A faixa de ajuste de ganho do amplificador é de ± 40 dB, sendo -40 dB de ganho para uma tensão de controle (V_c) de 0 V, e $+40$ dB de ganho para V_c igual a -2 V.

Para ajuste e controle de ganho do VCA810, optou-se por utilizar um conversor digital-analógico de 12 bits DAC7311 (TEXAS INSTRUMENTS INC.,

2018a). Em conjunto, foram utilizados dois amplificadores operacionais de precisão de baixa potência OPA211 (TEXAS INSTRUMENTS INC., 2018b). O primeiro amplificador possui a topologia inversora, com ganho de $-0,68$, enquanto o segundo amplificador foi configurado com a topologia *buffer*.

Figura 2 – Circuito esquemático de etapa de proteção e amplificação.



Fonte: Autoria própria (2018).

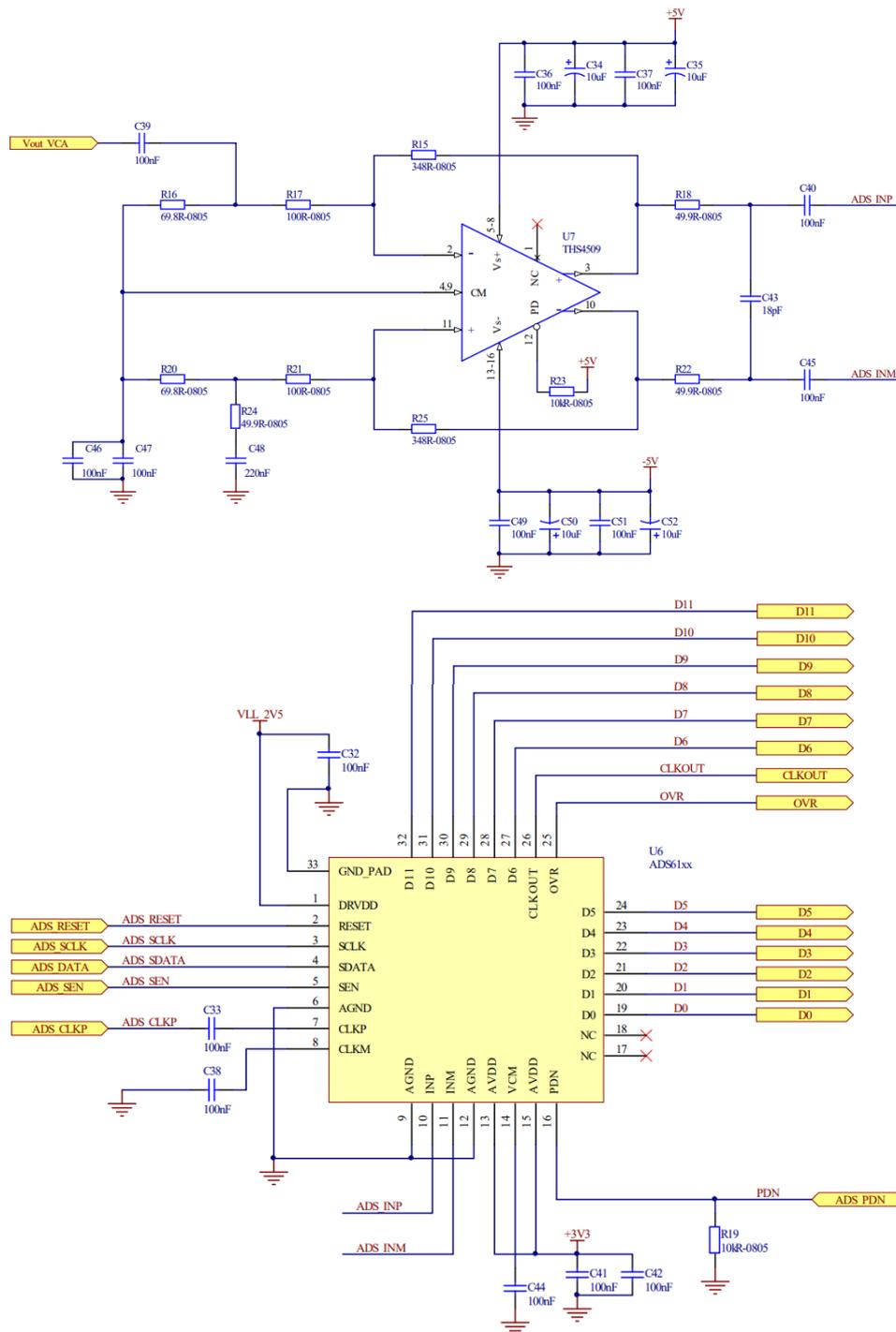
Ainda no circuito de recepção, visando a digitalização do sinal de recebido, foi adotado um conversor analógico-digital ADS6123 de 12 *bits*, que possui uma taxa de amostragem de até 80 MSPS (TEXAS INSTRUMENTS INC., 2017a). No projeto, o ADS foi configurado para saída tipo CMOS e tensão de 2,5 V, compatíveis com os níveis de tensão do sistema de FPGA da empresa Intel.

Para condicionar o sinal de saída do VCA810 com o sinal de entrada diferencial do ADS6123, utilizou-se um amplificador operacional de banda larga THS4509 (TEXAS INSTRUMENTS INC., 2017a). O amplificador tem a função de converter um sinal de entrada de terminação única em saída diferencial, com características de baixo ruído e baixa distorção harmônica. Na configuração, mostrada na Figura 3, o THS ainda fornece ao sinal um ganho de 10 dB.

O módulo possui conectores para alimentação externa de alta tensão, +5 V e -5 V. A alta tensão é usada para a transmissão do sinal de ultrassom, enquanto as tensões de +5 V e -5 V são utilizadas na alimentação dos CIs presentes.

Os sinais de controle do MD2131, DAC7311 e ADS6123 são provenientes do *kit* de FPGA e são transmitidos através de um conector HSMC presente na placa que é compatível com os conectores das placas. Também é através do conector HSMC que a FPGA recebe os sinais digitalizados provenientes do ADS6123.

Figura 3 – Circuito esquemático de condicionamento de sinal e digitalização.



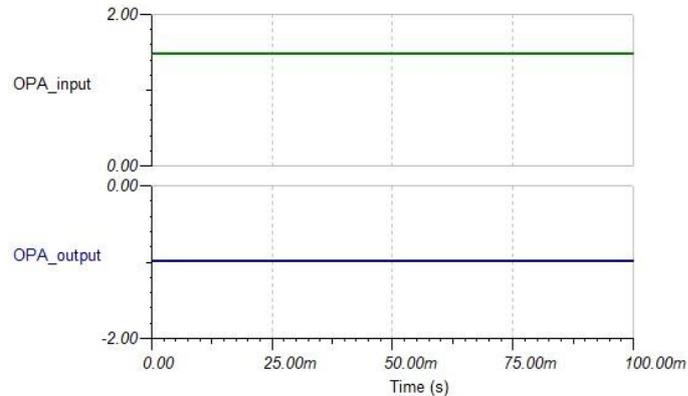
Fonte: Autoria própria (2018).

RESULTADOS E DISCUSSÕES

Para a validação deste trabalho, alguns CIs presentes na placa módulo Tx-Rx foram simulados utilizando o *software* TINA da Texas Instruments. O primeiro teste realizado foi do circuito da Figura 2. Para isso, foi adicionado uma tensão na

entrada *OPA_input* dos amplificadores OPAs de +1,47 V. Observou-se que na saída *OPA_output* obteve-se aproximadamente -1 V, conforme a Figura 4.

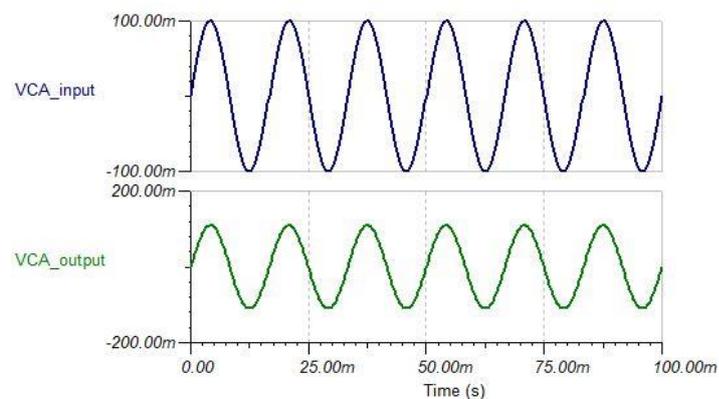
Figura 4 – Simulação dos sinais de entrada e saída dos amplificadores OPAs.



Fonte: Autoria própria (2018).

Assim, de acordo com a folha de dados do VCA810, para um sinal V_c de -1 V, o amplificador opera com ganho unitário. Considerando um sinal de entrada *VCA_input* senoidal com amplitude de 100 mV, pode-se comprovar através da Figura 5 que a tensão de saída *VCA_output* apresenta o mesmo perfil com amplitude de aproximadamente 200 mV.

Figura 5 – Simulação dos sinais de entrada e saída do VCA810.

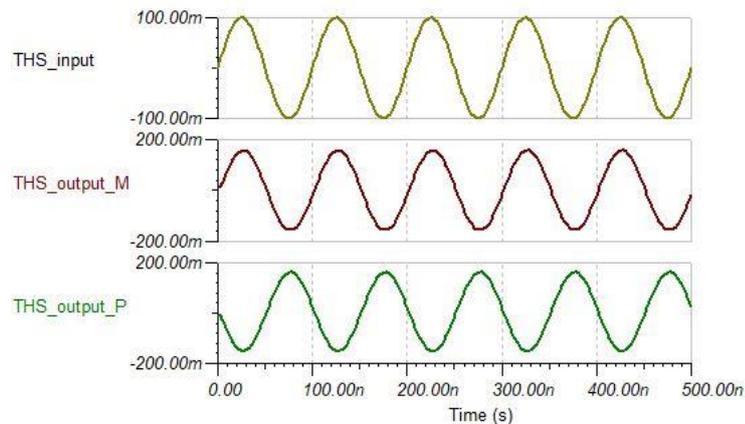


Fonte: Autoria própria (2018).

Em sequência, simulou-se o circuito do THS4509, presente na Figura 3. Adicionou-se um sinal de entrada senoidal *THS_input* com amplitude de 100 mV, e, na saída, obtiveram-se dois sinais diferenciais *THS_output_M* e *THS_output_P* com amplitudes de 200 mV e defasados de 180° entre si, além do ganho de 10 dB em relação ao sinal de entrada. Os resultados podem ser observados na Figura 6.

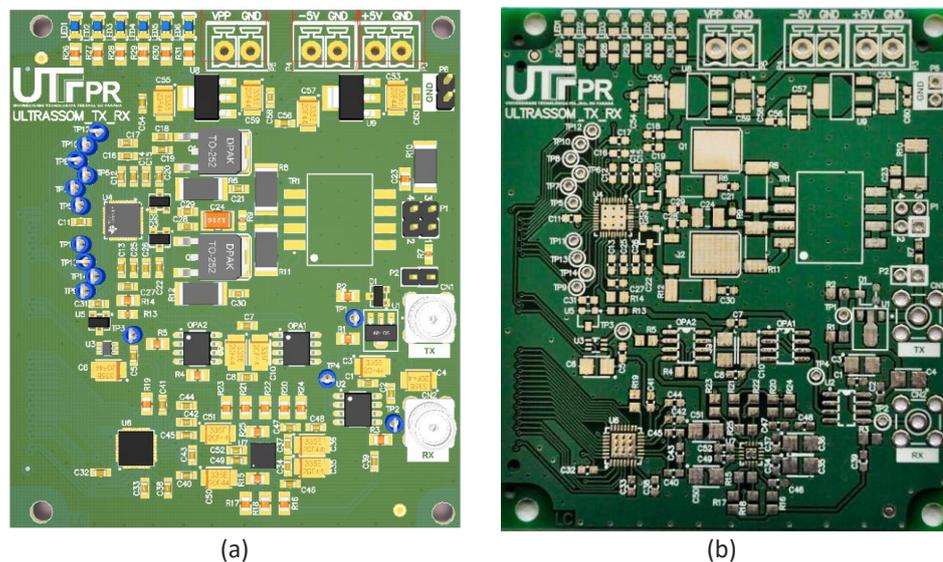
Após as simulações, o esquemático da placa foi aprovado e finalizado. Em seguida o projeto esquemático foi enviado para projeto de *layout* (Figura 7a) e posterior fabricação de 4 unidades da PCI. A PCI confeccionada é apresentada na Figura 7b. No momento as placas estão em fase de montagem e solda dos componentes. Na Tabela 1 são mostrados o custo e o orçamento das principais etapas envolvidas na confecção das placas.

Figura 6 – Simulação dos sinais de entrada e saída do THS4509.



Fonte: Autoria própria (2018).

Figura 7 – (a) Layout em 3D da PCI e (b) layout da PCI confeccionada.



Fonte: Autoria própria (2018).

Tabela 1 – Custo de Produção das Placas

Etapas de Projeto	Custo
Projeto de <i>Layout</i>	R\$ 2.150,00
Fabricação de 4 unidades	R\$ 699,00
Compra de componentes	R\$ 1.520,86 (R\$ 1429,65 + R\$91,21 (IOF))
Montagem	R\$ 450,00
Total	R\$ 4.819,86

Fonte: Autoria própria (2018).

CONSIDERAÇÕES FINAIS

Os resultados foram focados na pesquisa dos componentes mais adequados para o desenvolvimento de um sistema relativamente simples, completo e inovador de ultrassom. A principal dificuldade foi a escolha de soluções que permitissem operação com altas frequências – na faixa de 160 MHz – para geração da forma de onda de excitação. Entretanto, encontrou-se uma solução satisfatória

através da utilização de um conector HSMC específico para aplicações de alta velocidade disponível nos *kits* de FPGA da empresa Intel. Até o momento, as PCIs foram confeccionadas e enviadas para montagem dos componentes, e a programação dos *kits* de FPGA está em andamento. Após estas etapas, serão realizados testes experimentais com cargas RC (resistor e capacitor em paralelo) e com transdutores comerciais de ultrassom. Posteriormente, serão realizados os testes com *phantoms* de ultrassom.

AGRADECIMENTOS

Ao CNPq, FINEP, Fundação Araucária, CAPES, UTFPR e Ministério da Saúde pelo apoio financeiro ao desenvolvimento da pesquisa. Agradecemos também à empresa Intel Altera pela doação de *kits* de desenvolvimento.

REFERÊNCIAS

ASSEF, A. A. **Arquitetura de hardware multicanal reconfigurável com excitação multinível para desenvolvimento e testes de novos métodos de geração de imagens por ultrassom**. 2018. 177 f. Tese (Doutorado) - Curso de Engenharia Elétrica, Universidade Tecnológica Federal do Paraná, Curitiba, 2013.

SUPERTEX INC. **MD2131**, 2012. Folha de especificação de dados. Disponível em: <https://www.microchip.com/wwwproducts/en/MD2131>. Acesso em: 31 ago. 2018.

SUPERTEX INC. **MD0100**, 2013. Folha de especificação de dados. Disponível em: <https://www.microchip.com/wwwproducts/en/MD0100>. Acesso em: 31 ago. 2018.

TEXAS INSTRUMENTS INC. **VCA810**, 2016. Folha de especificação de dados. Disponível em: <http://www.ti.com/product/VCA810>. Acesso em: 31 ago. 2018.

TEXAS INSTRUMENTS INC. **DAC7311**, 2018a. Folha de especificação de dados. Disponível em: <http://www.ti.com/product/DAC7311>. Acesso em: 31 ago. 2018.

TEXAS INSTRUMENTS INC. **OPA211**, 2018b. Folha de especificação de dados. Disponível em: <http://www.ti.com/product/OPA211>. Acesso em: 31 ago. 2018.

TEXAS INSTRUMENTS INC. **THS4509**, 2017a. Folha de especificação de dados. Disponível em: <http://www.ti.com/product/THS4509>. Acesso em: 31 ago. 2018.

TEXAS INSTRUMENTS INC. **ADS6123**, 2017b. Folha de especificação de dados. Disponível em: <http://www.ti.com/product/ads6123>. Acesso em: 31 ago. 2018.