

Análise da eficiência e dissipação de potência de conversor CC-CC: topologia *boost*

Efficiency and power dissipation analyses of DC-DC converter: boost topology

RESUMO

Alexandre Bitencourt Araujo
Fonseca
alexandre.eng.eletronica@outlook.com
Universidade Tecnológica Federal
do Paraná, Toledo, Paraná, Brasil

Alberto Vinicius de Oliveira
avdo@utfpr.edu.br
Universidade Tecnológica Federal
do Paraná, Toledo, Paraná, Brasil

Este trabalho tem como objetivo a implementação prática de um modelo matemático da topologia *boost*, a fim de analisar o fluxo da dissipação de potência. Para esta análise, foram empregados modelos aproximados de componentes eletrônicos da topologia, com o foco na dissipação de potência: fixa, em condução e dinâmica. Para executar e validar o estudo, um algoritmo de cálculo dos modelos aproximados foi desenvolvido no software SCILAB. A implementação do circuito do conversor ocorreu para validar os dados obtidos na modelagem. De posse dos resultados experimentais e calculados foi possível determinar uma região de operação da topologia, em que os desvios máximos entre valores calculados e experimentais foram de $\pm 5\%$ para eficiência e $\pm 1\text{ W}$ para potência dissipada. Por fim, o algoritmo desenvolvido possibilita estimar os parâmetros de operação do conversor *boost* (frequência de chaveamento e razão cíclica) em novos projetos do conversor *boost*, considerando a eficiência e potência dissipada do conversor.

PALAVRAS-CHAVE: Conversores de corrente elétrica. Eletrônica de potência. Frequência de chaveamento. Razão cíclica.

Recebido: 19 ago. 2019.

Aprovado: 01 out. 2019.

Direito autorial: Este trabalho está licenciado sob os termos da Licença Creative Commons-Atribuição 4.0 Internacional.



ABSTRACT

This work aims to implement both practical and mathematical models of a DC-DC converter; boost topology, in order to evaluate the power dissipation flow. Thus, approximate models of the converter electronic components has been applied, taking into account fixed, conduction and dynamic power dissipations. An algorithm was developed in the SCILAB software for validating the study. The DC-DC converter circuit has been implemented in order to validate the data obtained from the mathematical modeling. In addition, from the experimental and the calculated results, it was possible to determine an operation region, which the maximum deviation values between calculated and experimental data were $\pm 5\%$ and $\pm 1\text{ W}$ for the efficiency and the dissipated power of the topology, respectively. As a conclusion, the developed algorithm allows to estimate the DC-DC converter (boost) operational parameters (switching frequency and cyclic ratio) for future boost converter designs, considering the efficiency and dissipated power of the converter as figure of merit.

KEYWORDS: DC-DC converters. Power electronics. Switching frequency. Cyclic ratio.

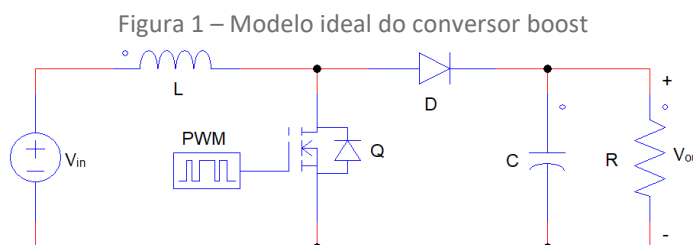
INTRODUÇÃO

O uso eficiente de fontes de energia e o aumento do rendimento de dispositivos eletrônicos são dois dos mais importantes e desafiadores tópicos em engenharia elétrica e eletrônica na atualidade. Tendo em vista que a eficiência energética é um dos principais parâmetros em qualquer projeto de engenharia, seja em sistemas de baixo consumo de energia, como carregadores de celulares, ou na geração de energia através de fontes renováveis. Para ambos os casos, existe um elemento em comum e associado à tecnologia empregada, ou seja, os conversores de potência. Estes são circuitos utilizados para converter níveis de tensão, corrente e frequência em outros valores conforme demandados (HINOV, 2017) (BULUT e CENGIZ, 2017).

Neste estudo, o conversor estático *boost* (elevador de tensão) é modelado matematicamente, simulado via software SCILAB e, por fim, implementado na prática com o intuito de analisar suas características de dissipação de potência. O fator dominante para a escolha desta topologia de conversor é seu amplo uso em painéis fotovoltaicos (TRZYNADLOWSKI, 2016). No circuito modelado, considera-se as características não ideais dos dispositivos envolvidos, por meio dos estudos desenvolvidos por Aloisi (2005), Zeljko (2011), Bulut (2017) e Hinov (2017).

CONVERSOR BOOST

A topologia clássica do conversor *boost* é apresentada na Figura 1, e consiste de uma fonte de alimentação V_{in} , indutor L , diodo D , MOSFET Q (*Metal Oxide Semiconductor Field Effect Transistor*), capacitor C e carga resistiva R .



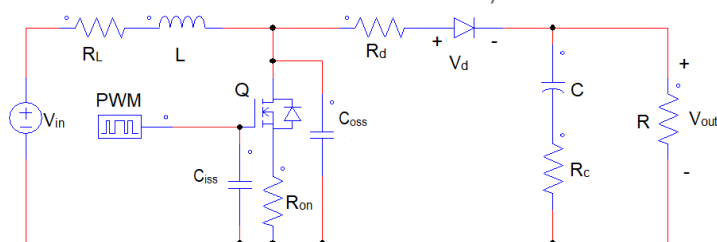
Fonte: Autor.

Nesta topologia, a tensão de saída V_{out} é dependente da razão cíclica δ do sinal PWM (*Pulse Width Modulation*) e tensão de entrada V_{in} . Considerando o MCC (Modo de Condução Contínua) seu comportamento é descrito por (RASHID, 2011):

$$V_{out} = V_{in} \frac{1}{1 - \delta} \quad (1)$$

Para analisar o fluxo da dissipação de potência, deve-se incluir os elementos parasitários, por exemplo: resistências e capacitâncias intrínsecas de cada componente, como mostra a Figura 2. Assim, um modelo matemático para seu funcionamento pode ser desenvolvido com maior precisão (ZELJKO, BRANKO e MLADEN, 2011).

Figura 2 – Modelo não ideal do conversor boost (contendo resistências e capacitâncias intrínsecas do MOSFET)



Fonte: Autor.

ANÁLISE DO CONVERSOR BOOST

A potência dissipada pelo conversor pode ser distribuída em tipos de perdas: na condução, fixas e dinâmicas. A perda de potência total do conversor é expressa por (ZELJKO, BRANKO e MLADEN, 2011):

$$P_{total} = P_{condução} + P_{dinâmica} + P_{fixa} \quad (2)$$

onde: $P_{condução}$ – potência dissipada na condução, $P_{dinâmica}$ – potência dissipada durante o chaveamento e P_{fixa} – potência dissipada nos periféricos do conversor, como por exemplo, o circuito *driver* para acionamento do MOSFET.

POTÊNCIA DISSIPADA NA CONDUÇÃO

A potência média dissipada durante a condução de corrente dos dispositivos é determinada como a soma das potências dissipadas nas resistências intrínsecas dos elementos, isto é:

$$P_{condução} = R_L \times I_{L_{rms}}^2 + R_{on} \times I_{Q_{rms}}^2 + R_d \times I_{D_{rms}}^2 + V_d \times I_{D_{avg}} + R_C \times I_{C_{rms}}^2 \quad (3)$$

sendo: R_L , R_{on} , R_d e R_C as resistências internas do indutor, MOSFET, diodo e capacitor, respectivamente. E $I_{L_{rms}}$, $I_{Q_{rms}}$ e $I_{C_{rms}}$ são as correntes em valor eficaz que fluem pelo indutor, MOSFET e capacitor. $I_{D_{avg}}$ é a corrente média que flui em D e V_d a sua queda de tensão direta.

POTÊNCIA DINÂMICA DISSIPADA

A potência dinâmica dissipada ocorre nos elementos de comutação, ou seja, no diodo e MOSFET. Para o diodo tem-se:

$$P_{Tdiodo} = V_{out} \times (I_{L_{min}} \times t_{rr}) \times F \quad (4)$$

em que: $I_{L_{min}}$ é o menor valor da corrente que flui em L , t_{rr} o tempo de recuperação reversa do diodo e F a frequência do sinal PWM.

E Para o MOSFET:

$$P_{TMOSFET} = \left[C_{iss} \times V_{cg}^2 + \frac{1}{2} C_{oss} \times V_{out}^2 + \frac{V_{out}}{6} (t_{vr} \times I_{L_{máx}} + t_{vf} \times I_{L_{min}}) \right] \times F \quad (5)$$

onde: C_{iss} e C_{oss} são as capacitâncias de entrada e saída, V_{cg} a tensão do sinal PWM do circuito *driver*, t_{vr} e t_{vf} os tempos de subida e descida durante o chaveamento do dispositivo e $I_{Lmáx}$ é o maior valor da corrente que flui em L .

POTÊNCIA FIXA DISSIPADA

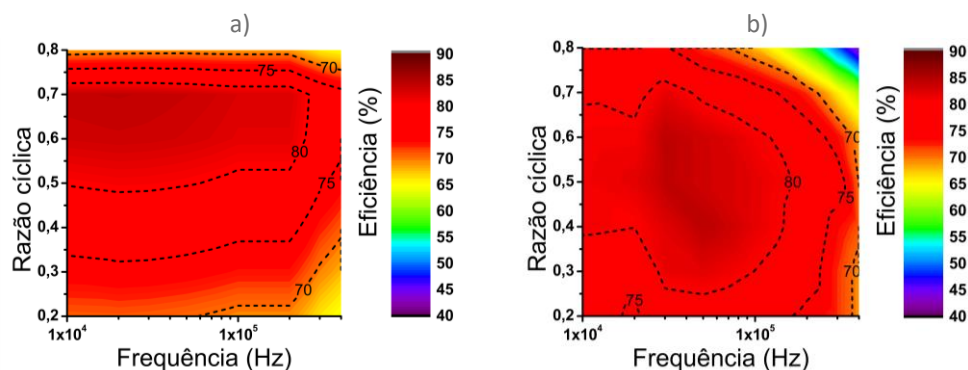
A potência fixa dissipada pode variar de acordo com os circuitos periféricos a topologia. Neste estudo, utilizou-se o CI (Circuito Integrado) IR2110 e os reguladores de tensão 7805 e 7815 para alimentar o *driver*. O consumo fixo desses periféricos foi de 0,8 W.

ANÁLISE E DISCUSSÃO DOS RESULTADOS

Os resultados calculados e experimentais foram obtidos com uma fonte de alimentação fixa CC de 20 V e para uma carga resistiva de 232,5 Ω . Além disso, dissipadores de calor não foram empregados no MOSFET e no diodo.

A Figura 3 apresenta a relação entre os parâmetros, eficiência η , razão cíclica δ e frequência de chaveamento F , para os resultados calculados de posse das Eqs. (2) a (5) e dados experimentais.

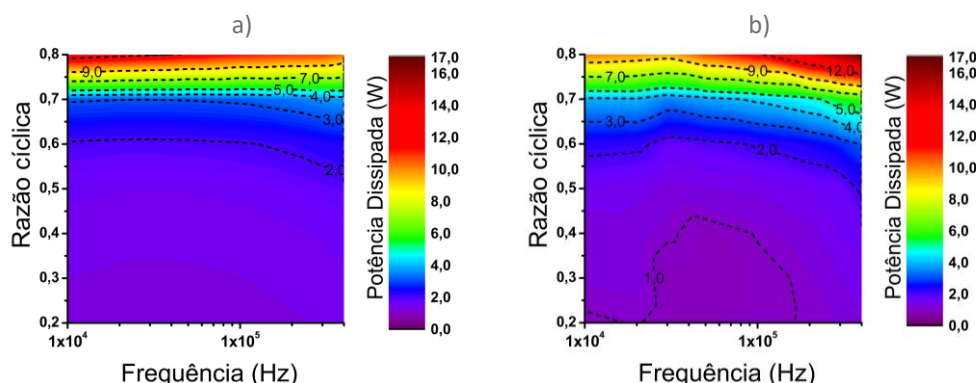
Figura 3 – Eficiência do conversor em função da razão cíclica e frequência: a) Calculado, b) Experimental



Fonte: Autor.

A Figura 4 apresenta a potência dissipada calculada com as Eqs. (2) a (5) e valores experimentais, em função da frequência de chaveamento e razão cíclica.

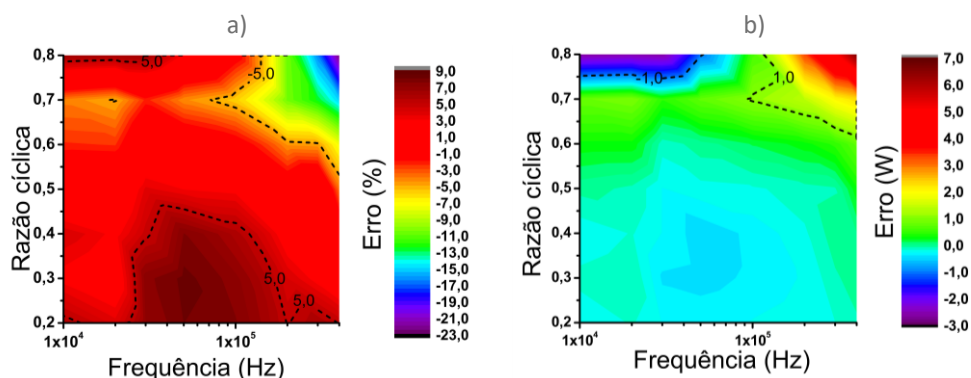
Figura 4 – Potência dissipada em função da razão cíclica e frequência: a) Calculado, b) Experimental



Fonte: Autor.

As Eqs. (2) a (5) descrevem uma aproximação do real comportamento do circuito, ao determinar o erro entre os valores calculados e experimentais para a eficiência e potência dissipada, é possível determinar a região de contorno que apresentou os melhores resultados, como mostra a Figura 5.

Figura 5 – Erro entre os valores calculados e experimentais: a) Eficiência, b) Potência Dissipada



Fonte: Autor.

Em relação a eficiência, a Figura 5a destaca um desvio de $\pm 5\%$ para a região delimitada pela linha tracejada. Sua análise em frequência determina uma faixa de valores entre 0,47 e 0,53 para razão cíclica, faixa esta que contempla todo seu espectro com desvio inferior a $\pm 5\%$.

Ainda em relação à Figura 5a, a maior faixa de valores para a razão cíclica contida na região de contorno concentra-se entre as frequências de 13 kHz e 24 kHz. Ou seja, para esta faixa de frequência a razão cíclica pode variar de 0,2 a 0,78 com desvio de $\pm 5\%$.

A análise do desvio entre os valores calculados e experimentais apresentados na Figura 5b revela um erro de apenas $\pm 1\text{ W}$ em toda área delimitada pela linha tracejada. Para a precisão de $\pm 1\text{ W}$, os valores de razão cíclica que contemplam todo espectro de frequência ficam delimitados entre 0,2 e 0,61. Para uma excursão completa da razão cíclica, a frequência limitou-se entre 52 kHz a 90 kHz.

CONCLUSÃO

Por fim, a sobreposição da análise da eficiência e potência dissipada revela o intervalo que contém desvios inferiores a $\pm 5\%$ e $\pm 1\text{ W}$, respectivamente. Para estimar a eficiência e potência dissipada em projetos futuros com δ e F variável, recomenda-se o seguinte intervalo:

$$13\text{ kHz} \geq F \geq 24\text{ kHz} \rightarrow 0,2 \geq \delta \geq 0,75,$$

e para todo espectro de F :

$$10\text{ kHz} \geq F \geq 400\text{ kHz} \rightarrow 0,47 \geq \delta \geq 0,53.$$

E para operar o conversor com rendimento entre 75 % e 85 %, garantindo as regiões de contorno anteriores, tem-se a região de operação ideal:

$$13\text{ kHz} \geq F \geq 24\text{ kHz} \rightarrow 0,53 \geq \delta \geq 0,63.$$

REFERÊNCIAS

ALOISI, W.; PALUMBO, G. **Efficiency model of boost dc–dc PWM converters**. International Journal of Circuit Theory and Applications, 2005.

BULUT, B.; CENGİZ, K. **Determination the Effects of Duty Cycle and Switching Frequency on Efficiency of Boost Converter for Fixed Load Applications**. The Eurasia Proceedings of Science, Technology, Engineering & Mathematics (EPSTEM), p. 69-75, 2017.

HINOV, N.; ARNAUDOV, D.; VALCHEV, V.; VOUCHEV, S. **Comparative Loss Analysis of Boost and Synchronous Boost DC-DC Converters**. International Scientific Conference Electronics, 2017.

RASHID, M. **Electronics Handbook Devices, Circuits, and Applications**. Florida: Elsevier Inc, 2011.

TRZYNADLOWSKI, A. **Introduction to modern power electronics**. New Jersey: John Wiley & Sons, Inc., 2016.

ZELJKO, I.; BRANKO, B.; MLADEN, K. **Power Loss Model for Efficiency Improvement of Boost Converter**. IEEE, 2011.

AGRADECIMENTOS

Agradeço a Universidade Tecnológica Federal do Paraná campus Toledo pela disponibilização de sua estrutura. O presente trabalho foi realizado com o apoio da Universidade Tecnológica Federal do Paraná/Brasil.