

Drivers de baixo custo para acionamento de inversores trifásicos

Low-cost drivers for driving three-phase inverters

RESUMO

Mateus Zeferino de Carvalho
matcar@alunos.utfpr.edu.br
Universidade Tecnológica Federal
do Paraná, Toledo, Paraná, Brasil

Cassius Rossi de Aguiar
cassiusaguiar@utfpr.edu.br
Universidade Tecnológica Federal
do Paraná, Toledo, Paraná, Brasil

Dispositivos utilizados para o acionamento de inversores fonte de tensão, do inglês, *Voltage Source Inverter (VSI)* tem como característica a utilização de tecnologia de ponta a fim de melhorar a eficiência do inversor. Este trabalho tem como objetivo desenvolver *drivers* de baixo custo com reduzidas perdas para o acionamento de inversores trifásicos. O projeto iniciará através da revisão bibliográfica relacionada aos inversores trifásicos com o foco na topologia de dois níveis, estudo da modulação por largura de pulso, do inglês, *Pulse-Width Modulation (PWM)* e, por fim, na proposta de um circuito *driver* isolado capaz de realizar o acionamento das chaves semicondutoras *Insulated-Gate Bipolar Transistor (IGBT)* do módulo inversor. Serão apresentados os critérios utilizados para a modelagem e montagem do projeto em ambiente de simulação juntamente com os resultados obtidos.

PALAVRAS-CHAVE: Inversor fonte de tensão. Modulação por largura de pulso. Circuito driver.

ABSTRACT

Devices used to drive the Voltage Source Inverter (VSI) are characterized by the use of cutting edge technology in order to improve the efficiency of the inverter. This work aims to develop low cost drivers with reduced losses for driving three-phase inverters. The project will start with a bibliographic review related to three-phase inverters with a focus on two-level topology, study of Pulse-Width Modulation (PWM) modulation and, finally, the proposal of an isolated driver circuit capable of activating semiconductor switches. Insulated-Gate Bipolar Transistor (IGBT) of the inverter module. The criteria used for modeling and assembling the project in a simulation environment will be presented together with the results obtained.

KEYWORDS: Voltage source inverter. Pulse-width modulation. Driver circuit.

Recebido: 19 ago. 2020.

Aprovado: 01 out. 2020.

Direito autoral: Este trabalho está licenciado sob os termos da Licença Creative Commons-Atribuição 4.0 Internacional.



INTRODUÇÃO

Em um sistema de geração de energia, o qual empregam fontes renováveis, estão inseridos diversos módulos conversores de energia, dentre eles, o módulo conversor de Corrente Contínua (CC) em Corrente Alternada (CA), conhecidos como conversores (CC-CA) ou inversores, o qual será o foco deste trabalho. Os inversores podem ser caracterizados pela sua topologia, a tecnologia do semicondutor empregada e a técnica de modulação utilizada (FILHO *et al.*, 2017).

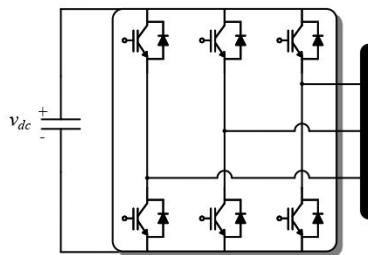
O inversor estudado neste trabalho é do tipo fonte de tensão de dois níveis e utiliza modulação *Pulse-Width Modulation* (PWM), normalmente em frequências maiores que a frequência fundamental da onda senoidal de saída do inversor (PUPO, 2015).

REVISÃO BIBLIOGRÁFICA

Inversores do tipo fonte de tensão ou *Voltage Source Inverter* (VSI), que serão abordados nesse trabalho, tem a característica de ter um capacitor no barramento CC. Os níveis de tensão são divididos para chaves auxiliares dispostas em série e são geralmente aplicados em projetos de elevada potência. Esses inversores, como empregam altos níveis de tensão, tende a diminuir as perdas na condução (ARAÚJO, 2012).

Dentre as diversas topologias existentes para os VSI, de um, dois, três e multiníveis, a de dois níveis é a mais comum. Essa topologia, como mostra a Figura 1, tem como a fonte primária o barramento CC. A baixa quantidade de chaves semicondutoras IGBT utilizadas como interruptores ativos, a boa distribuição de perdas, facilidade no acionamento e um grande repertório na literatura reunindo a modelagem dessa topologia de inversor, faz com que seja utilizada em larga escala (BEZERRA *et al.*, 2013).

Figura 1 – Inversor trifásico de dois níveis

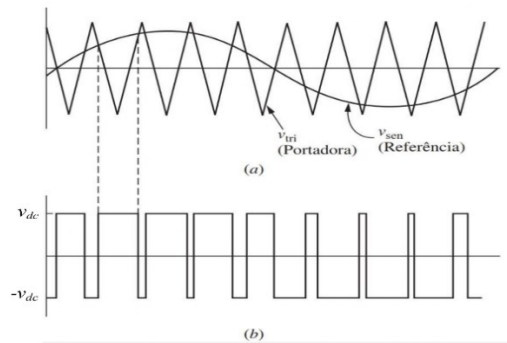


Fonte: Autoria Própria (2020)

Para realizar o acionamento das chaves semicondutoras, a técnica de modulação PWM senoidal, quando comparada a outras técnicas, tem uma facilidade de implementação, pois realiza a comparação entre um sinal senoidal de referência e um sinal triangular (portadora) como mostra a Figura 2 (a).

Para a implementação da técnica de modulação PWM, a partir da geração de sinais de referência e portadora adequados, necessita apenas de três comparadores digitais, um para cada fase. É importante salientar que cada fase possui o seu sinal de referência distintos e defasados em 120° (SOUZA, 1992).

Figura 2 – Princípio de operação PWM senoidal. (a) Comparação entre sinal de referência e portadora; (b) Saída para cada uma das fases



Fonte: Adaptado de Hart (2016)

Nesta técnica de modulação, dois itens são muito importantes:

- Índice de modulação de frequência (mf);
- Índice de modulação de amplitude (ma).

O índice de modulação de frequência mf é a razão entre a frequência do sinal da portadora (fc) e a frequência do sinal de referencial senoidal (fr) conforme mostra a Eq. (1). Sendo fc frequência de chaveamento e fr frequência fundamental do sinal que se deseja obter na saída do inversor (GUEDES, 2015).

$$mf = \frac{fc}{fr} \quad (1)$$

Já índice de modulação de amplitude ma é a razão entre a amplitude do sinal de referência (v_{sen}) e a amplitude do sinal da portadora (v_{tri}) conforme mostra a Eq. (2):

$$ma = \frac{v_{sen}}{v_{tri}} \quad (2)$$

Segundo Mohan, Undeland e Robbins (2003), a amplitude do sinal de saída do inversor, para cada fase, é dada pelo produto entre o índice de modulação de amplitude ma e a metade da tensão no barramento CC como mostra a Eq. (3). Existe uma limitação para que esse produto seja válido, este índice deve ser igual ou menor a um, o que garante a operação da modulação dentro da região linear.

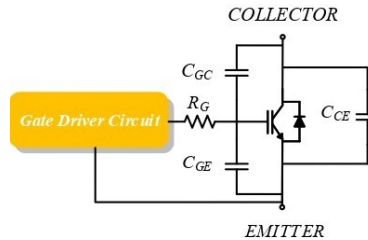
$$V_o = ma \frac{v_{dc}}{2} \quad (3)$$

O sinal de modulação PWM é gerado digitalmente por meio de um controlador. Mas, de maneira geral, o sinal gerado pelo controlador não tem a potência suficiente para realizar o acionamento das chaves semicondutoras, pois a chave do inversor exige um nível de tensão ou corrente de *threshold* maior que o controlador consegue fornecer. Surge a necessidade de um circuito *buffer* que é responsável por amplificar o sinal PWM. O *buffer* que será utilizado neste trabalho é um *gate driver*, circuito usado para amplificar um sinal de controle de baixa tensão ou baixa corrente (SRIDHAR, 2019).

A Figura 3 mostra um circuito típico para a aplicação de um *gate driver* como *buffer* para uma chave semicondutora IGBT. O comportamento de comutação, ligar e desligar, de uma chave IGBT é determinado através de suas capacitâncias internas. As capacitâncias C_{GC} e C_{GE} no *data sheet* são descritas como de

pequenos sinais e dependentes de tensão. O valor desses componentes juntamente com a sua curva de carga é utilizado para o dimensionamento dos circuitos *gate driver* (SRIDHAR, 2019).

Figura 3 – Chave IGBT com *gate driver*



Fonte: Autoria Própria (2020)

O resistor R_G tem a capacidade de controlar o pico da corrente que flui no *gate* do IGBT. Se a corrente de pico for aumentada, o tempo de ativação e desativação será menor e as perdas de comutação reduzidas (SRIDHAR, 2019).

MATERIAIS E MÉTODOS

Neste contexto, são descritos os métodos utilizados para projeto da modulação PWM e o *gate driver* inserido no inversor trifásico. A Tabela 1 apresenta os parâmetros exigidos pelo sistema para o projeto do inversor.

A escolha da frequência de chaveamento para o projeto visa a redução no tamanho dos componentes. Através da Eq. (1) é calculado o índice de modulação de frequência:

$$mf = \frac{fc}{fr} = \frac{24k}{60} = 400 \quad (4)$$

Tabela 1 – Parâmetros de Projeto

Parâmetro	Valor
Tensão por fase de saída (V_o)	127 V rms
Tensão no barramento CC (v_{dc})	400 V
Frequência fundamental (fr)	60 Hz
Frequência de chaveamento (fc)	24 kHz

Fonte: Autoria Própria (2020)

O próximo passo para o projeto do PWM é a definição do índice de modulação de amplitude capaz de entregar a tensão de saída exigida. Através da Eq. (3) o valor do índice de modulação de amplitude necessário para o projeto é dado por:

$$ma = 2 \frac{V_o}{v_{dc}} = 2 \times \frac{127\sqrt{2}}{400} = 0,9 \quad (5)$$

Definido o valor necessário para a taxa de modulação de amplitude com o objetivo de cumprir os requisitos do projeto, a partir da Eq. (2) e assumindo a amplitude do sinal da portadora seja unitária, calcula-se a amplitude do sinal de referência como:

$$v_{sen} = v_{tri} \times 0,9 = 0,9 \quad (6)$$

Com isso, é definido todos os parâmetros necessários para a geração da modulação PWM. É importante ressaltar que com os valores calculados é possível atingir o nível de tensão exigido na saída do inversor sem extrapolar o limite do índice de modulação de amplitude menor que a unidade.

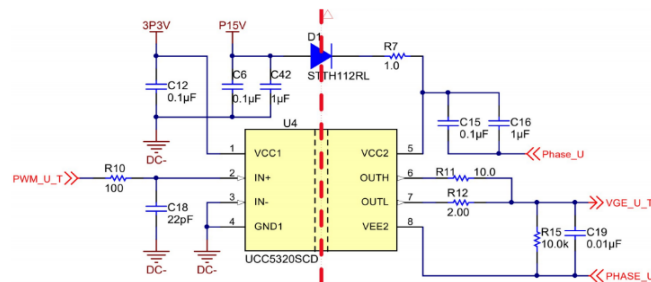
O isolamento entre o inversor e o controlador, além de proteger os componentes eletrônicos de baixa tensão de danos devido a falhas no lado da alta potência, também é exigido pelas agências reguladoras e de certificação de segurança para evitar o risco de choque. Duas arquiteturas de isolamento podem ser implementadas para o sistema: isolar o lado de potência ou o lado de controle (INSTRUMENTS, 2017).

Na arquitetura que isola o lado de potência, todas as chaves semicondutoras do inversor são isoladas do controlador utilizando dispositivos *isolated gate drive*, dispositivo que integra um *gate driver* com um isolador. Já isolando o lado de controle, arquitetura que será implementada neste trabalho, o isolamento é feito nos canais de comunicação entre o controlador e o inversor, nesta arquitetura de isolamento a utilização de dispositivos *isolated gate drive* é necessário apenas nas chaves semicondutoras do lado superior do inversor (INSTRUMENTS, 2017).

Como resultado dessa simplificação, tem-se a possibilidade de utilizar *gate driver* não isolado em três chaves no lado inferior, o que tende a diminuir o custo do projeto (INSTRUMENTS, 2017).

O isolamento do sistema movido para os canais de comunicação do controlador, permite ao projeto que seja isolado apenas o *high-side*, que são as três chaves da parte superior do módulo IGBT SK35GD126ET. O *high-side isolated gate driver* utilizado é o UCC5320, mostrado na Figura 4, que fornece o isolamento para níveis de tensão até 3 kV (INSTRUMENTS, 2017).

Figura 4 – High-side isolated gate driver



Fonte: Autoria Própria (2020)

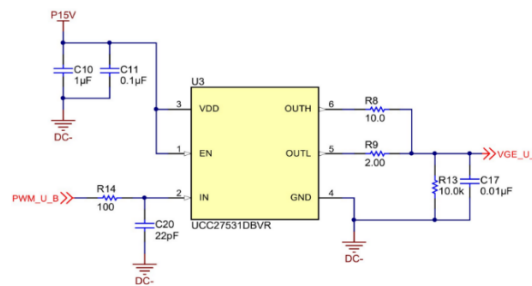
No circuito *driver* mostrado na Figura 4, o lado primário é alimentado por uma fonte simples de 3,3 V juntamente com um capacitor cerâmico C12 como filtro. Para o lado secundário, a fonte de alimentação é gerada utilizando uma fonte de 15 V a partir de um circuito *bootstrapping* com os componentes D1, R7, C15 e C16. A utilização desse tipo de circuito é um método simples e econômico de gerar fonte de alimentação flutuante para o *gate driver* (INSTRUMENTS, 2017).

O sinal de PWM é filtrado através de um circuito RC simples, isso atenua as componentes em altas frequências que possam ter o sinal além de fornecer proteção contra sobretensão e subtensão no pino de entrada do *driver*. Devido as saídas divididas, os tempos de ativação e desativação são facilmente controlados

através dos resistores R11 e R12. O resistor R15 tem o objetivo de fornecer uma proteção para a chave IGBT para que se caso haja alguma falha no dispositivo, mantém sempre no estado desligado (INSTRUMENTS, 2017).

A Figura 5 mostra *Low-side gate driver* não isolado. O UCC27531 possui uma faixa de tensão VDD de 10 a 35 V, permitindo seu uso com IGBTs que requerem uma tensão de *gate* de 15 V para ligar. No design proposto, a entrada de habilitação EN é conectada junto a VDD, isso permite que o *driver* esteja sempre ligado, desde que o nível de tensão do VDD esteja acima do (UVLO) *Undervoltage-lockout* (INSTRUMENTS, 2017).

Figura 5 – *Low-side gate driver*



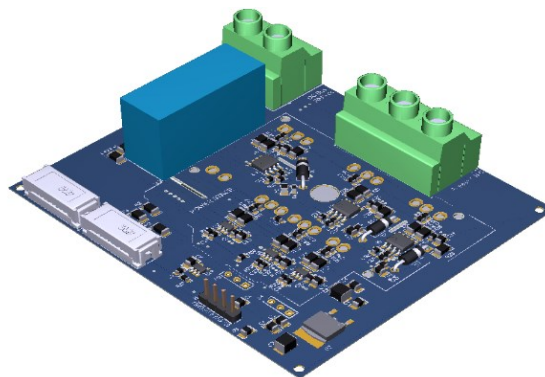
Fonte: Autoria Própria (2020)

O circuito RC é utilizado, como no modelo anterior, para a eliminação de ruídos vindo do sinal PWM. Assim como já discutido para o *high-side gate driver*, a saída dividida da topologia permite um melhor controle para o tempo de ativação e desativação através dos resistores R8 e R9. Como proteção a possíveis falhas, o resistor R13 é utilizado para garantir a desativação da chave (INSTRUMENTS, 2017).

RESULTADOS E DISCUSSÕES

Realizado os projetos do *gate driver* e do sinal de modulação PWM, o próximo passo é, além de projetar a Placa de Circuito Impresso (PCI), executar a simulação do VSI. O layout do projeto de uma PCI para o *gate driver* desenvolvido é apresentado na Figura 6 em 3D.

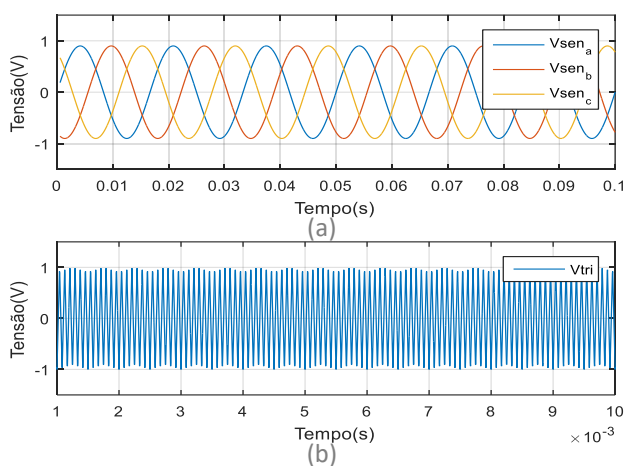
Figura 6 – PCI proposta para o *gate driver* em 3D



Fonte: Autoria Própria (2020)

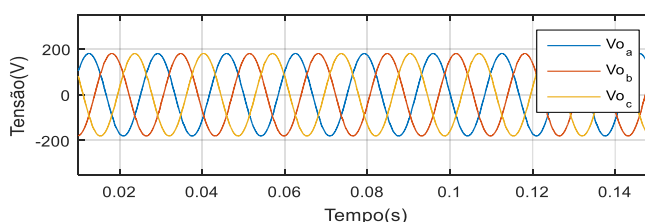
Como resultado para a simulação do VSI, as figuras 7 (a) e (b) mostram os sinais de referência e de portadora utilizados na modulação PWM, as amplitudes dos sinais foram ajustadas para atingir o índice de modulação de amplitude calculado através da Eq. (5). O sinal de referência tem a amplitude de 0.9 V e o sinal de portadora 1 V. O sinal de saída em CA trifásico do inversor é mostrado na Figura 8. O nível de tensão de pico, para cada fase, é de aproximadamente 180 V ou 127 V rms alcançando êxito em atingir os parâmetros apresentados na Tabela 1.

Figura 7 – Resultados de simulação: (a) Sinal de referência do PWM para as três fases; (b) Sinal de portadora do PWM; (c) Saída trifásico do inversor



Fonte: Autoria Própria (2020)

Figura 8 – Saída trifásica do inversor



Fonte: Autoria Própria (2020)

CONCLUSÃO

O desenvolvimento deste trabalho resultou em uma proposta de um protótipo de driver para inversor trifásico. A simulação do sinal PWM projetado cumpriu os requisitos exigidos obtendo o nível de tensão de 127 V rms na saída das três fases do inversor. O isolamento realizado no lado de controle impactou diretamente na redução dos custos de dispositivos drivers utilizados.

Neste contexto, o próximo passo, além de desenvolver experimentalmente uma PCI contendo os *drivers* e circuitos auxiliares para a obtenção de resultados práticos, compreende o estudo das técnicas de controle em malha fechada do inversor trifásico.

AGRADECIMENTOS

O presente trabalho foi realizado com o apoio da Universidade Tecnológica Federal do Paraná - UTFPR – Brasil.

REFERÊNCIAS

- ARAÚJO, R. D. **Projeto e simulação de filtros L e Lcl para interconexão de inversor npc trifásico à rede**. Dissertação (Mestrado em Engenharia Elétrica) – Universidade Federal do Ceará, Fortaleza, 2012.
- BEZERRA, P. A. M. *et al.* **Inversor trifásico pwm fonte de tensão com integração de interruptores em delta**. Dissertação (Mestrado em Engenharia Elétrica) – Universidade Federal de Santa Catarina, Centro Tecnológico, Programa de Pós-Graduação em Engenharia Elétrica, Florianópolis, 2013.
- FILHO, P. S. N. *et al.* **Modelagem matemática dinâmica para projeto e análise de controle de tensão do elo cc de um conversor fotovoltaico trifásico de dois estágios conectado à rede elétrica através de filtro Lcl**. Tese (Doutorado em Engenharia Elétrica) – Universidade Estadual de Campinas, Campinas, 2017.
- PUPO, A. D. **Estudo de metodologias de projeto para filtros de saída de inversores**. Dissertação (B.S. thesis) — Universidade Tecnológica Federal do Paraná, 2015.
- GUEDES, S. D. **Projeto de inversor trifásico aplicado ao acionamento de motor de indução**. Projeto de Graduação – UFRJ/Escola Politécnica/Curso de Engenharia Elétrica, Rio de Janeiro, 2015.
- HART, D. W. **Eletrônica de potência: análise e projetos de circuitos**. [S.l.]: McGraw Hill Brasil, 2016.
- INSTRUMENTS, T. Compact, non-isolated, three-phase inverter reference design for 200-to 480-v ac industrial drive. **Texas Instruments**, 2017.
- MOHAN, N.; UNDELAND, T. M.; ROBBINS, W. P. **Power electronics: converters, applications, and design**. [S.l.]: John wiley & sons, 2003.
- SOUZA, A. F. d. **Inversores quase-ressonantes modulados por largura de pulso**. Florianópolis: Dissertação de Mestrado, Universidade Federal de Santa Catarina, 1992.
- SRIDHAR, N. Impact of an isolated gate driver. **Texas Instruments**, 2019.